

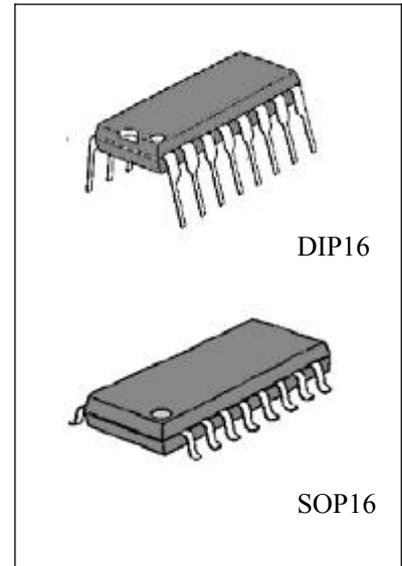
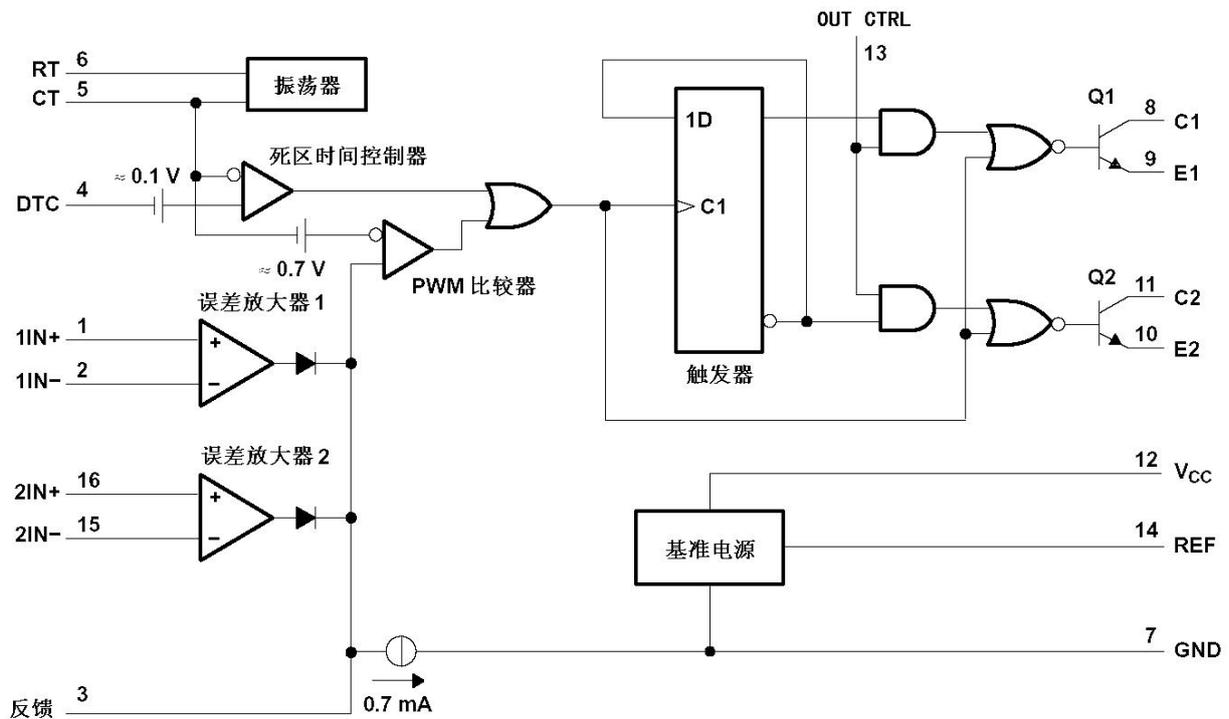
**概述:**

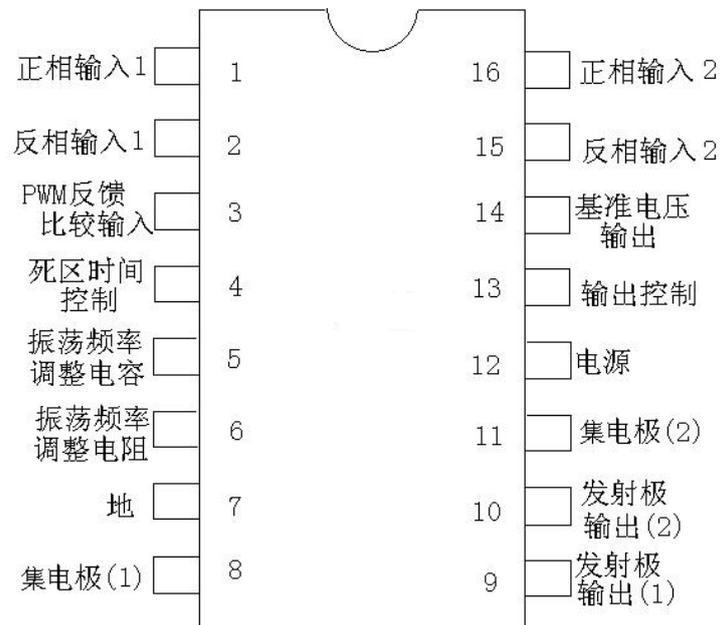
7500 是一款电压驱动型脉宽调制控制集成电路，内部包含 5V 基准电压电路、两个误差放大器、PWM 比较器、触发电路、控制输出电路、死区时间比较器以及振荡器等组成，主要应用于各种开关电源中。

7500 采用 DIP16 和 SOP16 封装形式。

**主要特点:**

- 完善的脉宽调控电路。
- 含主控或从控振荡器。
- 含双误差放大器。
- 含 5V 参考电源。
- 死区控制可调。
- 独立的输出晶体管（源电流或阱电流 200mA）。
- 可采用推挽或单端两种工作方式。
- 具有欠压锁定功能。


**功能框图与测试应用电路图:**


**管脚排列图:**

**引出端功能符号**

引出端序号	功 能	符 号	引出端序号	功 能	符 号
1	1 通道正相输入	1IN+	9	发射极输出 (1)	E1
2	1 通道反相输入	1IN-	10	发射极输出 (2)	E2
3	PWM 反馈比较输入	FB	11	集电极 (2)	C2
4	死区时间控制	DTC	12	电源电压	V <sub>CC</sub>
5	振荡频率调整电容	C <sub>T</sub>	13	输出控制	OUT ctrl
6	振荡频率调整电阻	R <sub>T</sub>	14	基准电压输出	V <sub>REF</sub>
7	地	GND	15	2 通道反相输入	2IN-
8	集电极 (1)	C1	16	2 通道正相输入	2IN+

**极限值**（绝对最大额定值，若无其它规定， $T_{amb}=25^{\circ}C$ ）

参数名称	符号	数值		单位
		最小	最大	
电源电压	$V_{CC}$		42	V
集电极输出电压	$V_{C1}; V_{C2}$		42	V
集电极输出电流（单一晶体管）	$I_{C1}; I_{C2}$		250	mA
放大器输入电压	$V_{in}$	-0.3	42	V
功耗（ $T_{amb} \leq 45^{\circ}C$ ）	DIP16	$P_D$	1000	mW
	SOP16		900	
工作环境温度	$T_{amb}$	-25	+85	$^{\circ}C$
贮存温度	$T_{stg}$	-55	+150	$^{\circ}C$
工作结温	$T_J$		+125	$^{\circ}C$

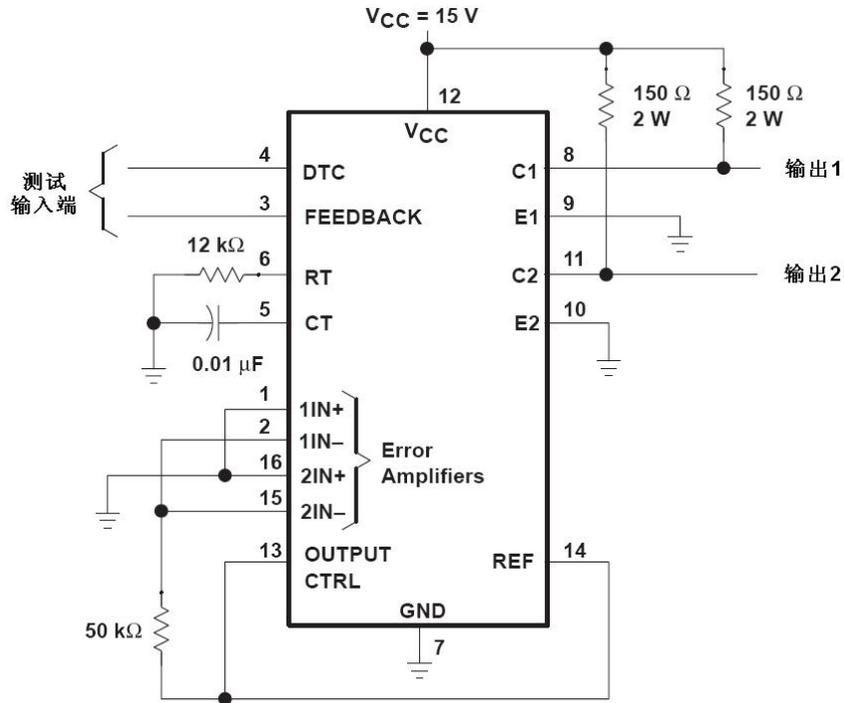
**推荐工作条件**

参数名称	符号	规范值			单位
		最小	典型	最大	
电源电压	$V_{CC}$	7	15	40	V
集电极输出电压	$V_{C1}; V_{C2}$		30	40	V
集电极输出电流（单一晶体管）	$I_{C1}; I_{C2}$			200	mA
放大器输入电压	$V_{in}$	-0.3		$V_{CC}-2.0$	V
反馈端输入电流	$I_{FB}$			0.3	mA
基准端输出电流	$I_{REF}$			10	mA
定时电阻	$R_T$	1.8	30	500	$k\Omega$
定时电容	$C_T$	0.47	10	10000	nF
振荡频率	$f_{osc}$	1	40	200	kHz

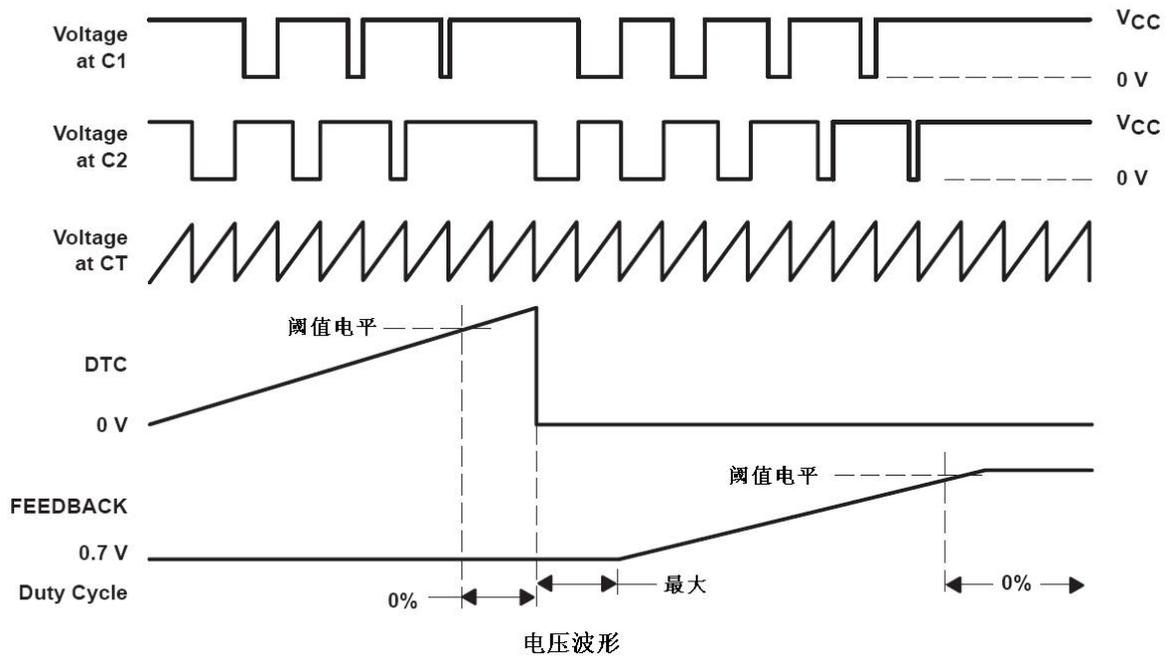
**电特性** (若无其它规定,  $V_{CC}=15V$ ,  $f_{osc}=10kHz$ , 对于典型值  $T_{amb}=25^{\circ}C$ , 对于最小、最大值  $T_{amb}$  为工作环境温度。)

特 性	测试条件	符 号	最 小	典 型	最 大	单 位
<b>基准部分</b>						
基准电压	$I_o=1.0mA$	$V_{REF}$	4.9	5.0	5.1	V
电压线性度	$V_{CC}=7.0V\sim 40V$	Reg line		2.0	25	mV
负载调整率	$I_o=1.0mA\sim 10mA$	Reg		3.0	15	mV
短路输出电流	$V_{ref}=0V$	Isc		30		mA
<b>输出部分</b>						
集电极漏电流	$V_{CC}=40V$ ; $V_{ce}=40V$	$I_c(off)$		2.0	100	$\mu A$
发射极漏电流	$V_{CC}=40V$ ; $V_c=40V$ ; $V_e=0V$	$I_e(off)$			-100	$\mu A$
集电极—发射极饱和压降	共发射极: $V_e=0V$ ; $I_c=200mA$	$V_c(sat)$		1.1	1.3	V
	射极跟随: $V_c=15V$ ; $I_e=-200mA$	$V_e(sat)$		1.5	2.5	V
输出控制脚电流	低电平时: $V_{oc} \leq 0.4V$	$I_{OCL}$		10		$\mu A$
	高电平时: $V_{oc}=V_{ref}$	$I_{OCH}$		0.2	3.5	mA
输出电压上升时间	共发射极	$T_r$		100	200	ns
	射极跟随			100	200	ns
输出电压下降时间	共发射极	$T_f$		25	100	ns
	射极跟随			40	100	ns
<b>误差放大器部分</b>						
输入失调电压	$V_o(pin3)=2.5V$	$V_{io}$		2.0	10.0	mV
输入失调电流	$V_o(pin3)=2.5V$	$I_{io}$		5.0	250	nA
输入偏置电流	$V_o(pin3)=2.5V$	$I_{IB}$		0.1	1.0	$\mu A$
输入共模电压范围	$V_{CC}=7.0V\sim 40V$	$V_{ICR}$	-0.3		$V_{CC}-2.0$	V
开环电压增益	$V_o=0.5V\sim 3.5V$ ; $R_L=2.0k\Omega$ ; $\Delta V_o=3.0V$	$G_{VOL}$	70	95		dB
单位增益带宽	$V_o=0.5V\sim 3.5V$ ; $R_L=2.0k\Omega$	BW		350		kHz
共模抑制比	$V_{CC}=40V$	CMRR	65	80		dB
输出吸电流	$V_o(pin3)=0.7V$	$I_{o-}$	0.3	0.7		mA
输出源电流	$V_o(pin3)=3.5V$	$I_{o+}$	-2.0	-4.0		mA
<b>PWM 比较器部分</b>						
输入阈值电压	零占空比	$V_{TH}$		3.5	4.5	V
输入吸电流	$V(pin3)=0.7V$	$I_{I-}$	0.3	0.7		mA
<b>死区控制部分</b>						
输入偏置电流	$V_{in}=0V\sim 5.25V$	$I_{IB(DT)}$		-2.0	-10.0	$\mu A$
最大占空比(每路输出)	$V_{in}=0V$ ; $R_T=12k\Omega$ ; $C_T=0.1\mu F$	DCmax		45		%
	$V_{in}=0V$ ; $R_T=30k\Omega$ ; $C_T=0.001\mu F$			45		
输入阈值电压 (pin4)	零占空比	$V_{TH}$		2.8	3.3	V
	最大占空比			0		
<b>振荡器部分</b>						
振荡频率	$R_T=12k\Omega$ ; $C_T=0.01\mu F$	fosc		10		kHz
	$R_T=30k\Omega$ ; $C_T=0.001\mu F$			40		
输出频偏	$R_T=30k\Omega$ ; $C_T=0.001\mu F$	$\Delta f_{osc}$		3.0		%
振荡频率随电压变化量	$V_{CC}=7.0V\sim 40V$	$\Delta f_{osc}/\Delta V$		0.1		%
振荡频率随温度变化量	$R_T=12k\Omega$ ; $C_T=0.01\mu F$	$\Delta f_{osc}/\Delta T$			2	%
<b>输出控制部分</b>						
低电流输入	$V(pin13)=0.4V$	$I_{STL}$		-25	-200	$\mu A$
高电流输入	$V(pin13)=2.4V$	$I_{STH}$		25	200	$\mu A$
	$V(pin13)=V_{REF}$			75		
<b>整体部分</b>						
待机电流	$V_{CC}=15V$ , $R_T=V_{REF}$	$I_{ST}$		5.5	10.0	mA
	$V_{CC}=40V$ , $R_T=V_{REF}$			7.0	15.0	
平均工作电流	$V_{CC}=15V$ ; $V(pin4)=2.0V$	$I_{CC}$		7.0		mA

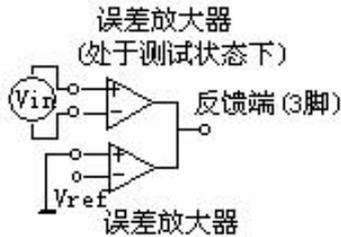
### 测试原理图



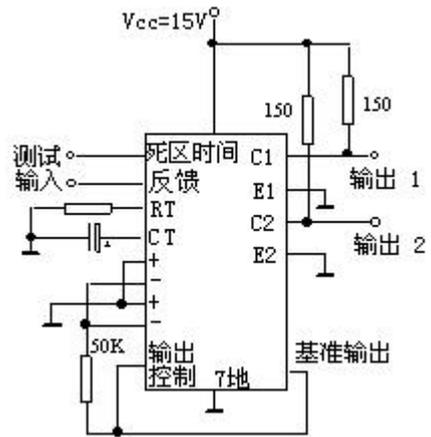
测试图1



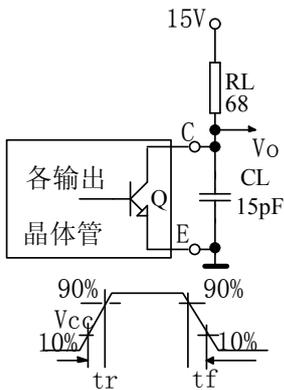
1. 误差放大器特性



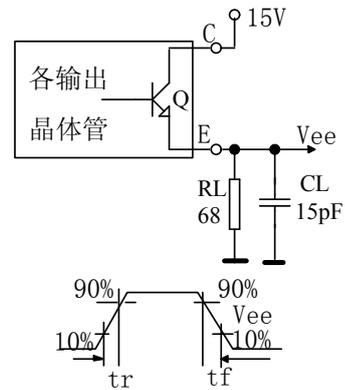
2. 死区时间及反馈控制测试电路



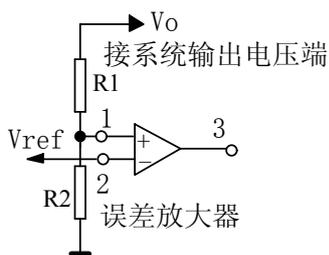
3. 共射连接测试电路及波形



4. 发射极跟随连接测试电路及波形

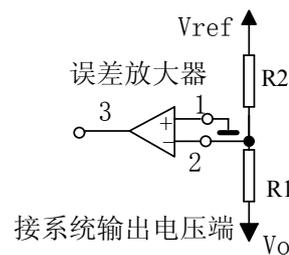


5. 误差放大器应用技术



正输出电压

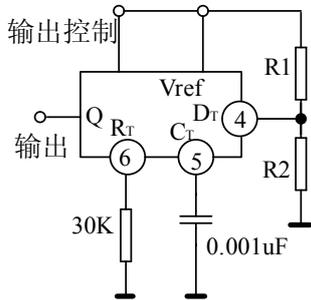
$$V_o = V_{ref} (1 + R_1/R_2)$$



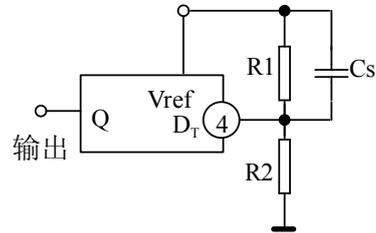
负输出电压

$$V_o = V_{ref} * R_1/R_2$$

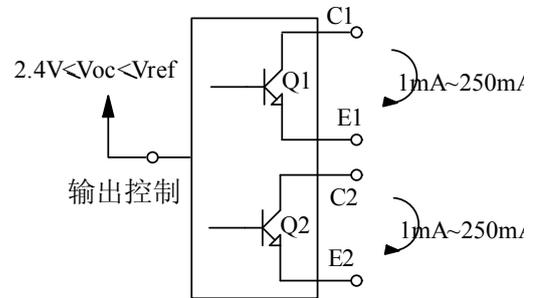
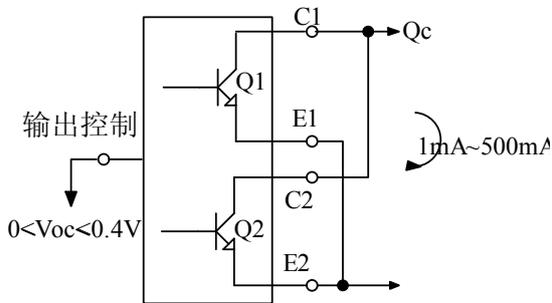
6. 死区时间控制电路



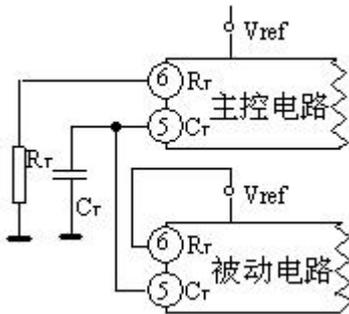
7. 软起动电路



8. 单端与推挽输出连接



9. 两个或两个以上的被动控制电路



封装外形图:

